

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-284951

(43)Date of publication of application : 12.10.2001

(51)Int.Cl. H01Q 13/08

(21)Application number : 2001-051950 (71)Applicant : LUCENT TECHNOLOGICAL INC

(22)Date of filing : 27.02.2001 (72)Inventor : CHANG LI-CHUNG
HOUSEL JAMES A
 TSAI MING-JU

(30)Priority

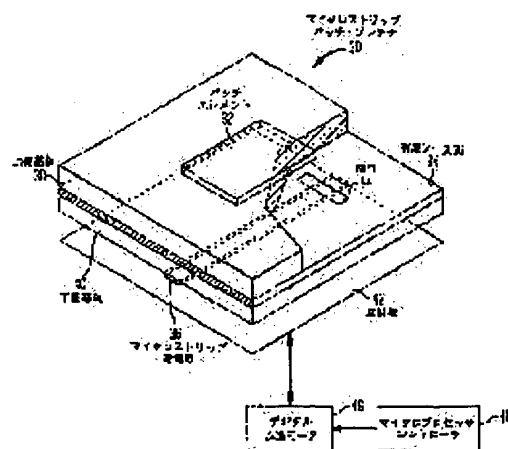
Priority number :	2000 515950	Priority date :	29.02.2000	Priority country :	US
-------------------	-------------	-----------------	------------	--------------------	----

(54) PATCH ANTENNA HAVING LIMITED GROUND PLANE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a patch antenna having sophisticated beam width characteristics.

SOLUTION: As a first example, this antenna is provided with a patch element and a ground plane separated from the patch element by a first dielectric layer. Further, this antenna has a signal feeder separated from the ground plane by a second dielectric layer and the signal feeder is shielded from the patch element by the ground plane. The signal feeder is electromagnetically coupled with the patch element through an aperture placed on the ground plane across this signal feeder and the ground plane functions as a limited plane to the aperture. Further, as another style, the beam width of the antenna is controlled by



controlling the position of a reflecting plate at the back of the signal feeder. Thus, the method is effective for various wireless systems in three-sector configuration with controllable wide beam width.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑫ 公開特許公報(A)

平1-284951

⑬ Int. Cl.⁴

G 06 F 13/12

識別記号

3 4 0

庁内整理番号

D-7737-5B

⑭ 公開 平成1年(1989)11月16日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 入出力制御装置

⑯ 特 願 昭63-115607

⑰ 出 願 昭63(1988)5月12日

⑱ 発 明 者 小 金 澤 恵 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 柳 川 信

明 細 書

1. 発明の名称

入出力制御装置

2. 特許請求の範囲

(1) 入出力装置からチャネル装置への処理要求を前記チャネル装置に送出する入出力制御装置であって、前記入出力装置の入出力装置番号に対応する論理チャネル番号を格納する格納手段と、前記入出力装置からの前記処理要求に応答して前記格納手段に格納された前記論理チャネル番号を前記チャネル装置に送出する送出手段とを有し、前記処理要求が生じたときに前記処理要求を前記チャネル装置に送出するとともに、前記送出手段により前記論理チャネル番号を前記チャネル装置に送出するようにしたことを特徴とする入出力制御装置。

3. 発明の詳細な説明

技術分野

本発明は入出力制御装置に関し、特にシリアル

インタフェースを介してチャネル装置に接続される入出力制御装置に関する。

従来技術

従来、この種の入出力制御装置においては、入出力装置でチャネル装置に対する処理要求が生じた場合に、入出力装置から受取った入出力装置番号と処理要求とをそのままチャネル装置に送出している。

チャネル装置では送られてきた入出力装置番号をもとに主記憶をアクセスしてその入出力装置番号に対応する論理チャネル番号を求め、主記憶から求められた論理チャネル番号により要求のあった処理動作が開始される。

すなわち、入出力装置でチャネル装置に対する処理要求が生じるたびにチャネル装置には入出力装置番号と処理要求とが送られてくるので、チャネル装置ではそのたびに主記憶をアクセスしてその入出力装置番号に対応する論理チャネル番号を求めて要求のあった処理動作を行っている。

このような従来の入出力制御装置では、入出力

装置から受取った入出力装置番号と処理要求とをそのままチャネル装置に送出しているので、シリアルインタフェースによりチャネル装置と接続されている場合には、チャネル装置との間の信号の直並列変換に時間を要し、この信号によるチャネル装置との間の応答に長時間を要する。これにより、チャネル装置においては入出力装置番号を受取るまでに長時間を要し、さらに入出力装置番号を受取ってから主記憶をアクセスしてその入出力装置番号に対応する論理チャネル番号を得なければならないため、入出力装置からの処理要求の実行を迅速に開始することができないという問題がある。

この問題を解決するには、入出力装置番号それぞれに対応する論理チャネル番号に高速に変換すればよいが、そのためには入出力装置番号を論理チャネル番号に高速に変換する変換回路がチャネル装置に必要となり、チャネル装置が高価なものになるという欠点がある。

また、この問題を解決するためにチャネル装置

と入出力制御装置との間のインタフェースの処理動作を高速にする方法も考えられるが、この方法ではチャネル装置と入出力装置との間の距離を長くすることができないという欠点がある。

発明の目的

本発明は上記のような従来のももの欠点を除去すべくなされたもので、チャネル装置を高価なものにすることなく、かつチャネル装置と入出力装置との間の距離が制約されることなく、チャネル装置における入出力装置からの処理要求の実行を迅速に開始させることができる入出力制御装置の提供を目的とする。

発明の構成

本発明による入出力制御装置は、入出力装置からチャネル装置への処理要求を前記チャネル装置に送出する入出力制御装置であって、前記入出力装置の入出力装置番号に対応する論理チャネル番号を格納する格納手段と、前記入出力装置からの前記処理要求にตอบสนองして前記格納手段に格納された前記論理チャネル番号を前記チャネル装置に送

出する送出手段とを有し、前記処理要求が生じたときに前記処理要求を前記チャネル装置に送出するとともに、前記送出手段により前記論理チャネル番号を前記チャネル装置に送出するようにしたことを特徴とする。

実施例

次に、本発明の一実施例について図面を参照して説明する。

第1図は本発明の一実施例の構成を示すブロック図である。図において、本発明の一実施例による入出力制御装置1は、連想記憶回路11と、受信回路12と、要求回路13と、入出力装置制御回路14とにより構成されており、主記憶3に接続されたチャネル装置2と入出力装置4-i(i=1, ..., n)とに夫々接続されている。

連想記憶回路11は通常のフルアソシアティブ(full associative)構成の連想記憶回路であり、入出力装置4-iにおいてチャネル装置2に対する処理要求が生じた場合に処理要求のある入出力装置番号に対応している論理チャネル番号が出力さ

れる。

受信回路12はチャネル装置2からの指示命令を受信し、この受信した指示命令を入出力装置制御回路14に通知する。

入出力装置制御回路14は受信回路12から通知された指示命令により入出力装置4-iを制御する。

要求回路13は入出力装置制御回路14が入出力装置4-iを制御した結果を格納し、また入出力装置4-iからチャネル装置2に対する処理要求が生じた場合に、その処理要求およびその処理要求に対応する連想記憶回路11からの論理チャネル番号を格納してチャネル装置2に送出する。

入出力装置4-iからチャネル装置2に対する処理要求が生じた場合には、チャネル装置2は入出力装置4-iから送られてきた入出力装置番号をもとに主記憶3をアクセスして、その入出力装置番号に対応する論理チャネル番号を求め、チャネル装置2と入出力装置4-iとの接続を行う。

このとき、入出力装置番号と論理チャネル番号

とが信号線201を介して連想記憶回路11にセットされる。

主記憶3に格納されたチャネルプログラム31はチャネル装置2に読出されて、入出力装置4-iを制御する指示命令に編集される。この指示命令は信号線201を介して受信回路12に一旦格納され、受信回路12から信号線121を介して入出力装置制御回路14に入力される。

入出力装置制御回路14では受信回路12から入力されたチャネル装置2からの指示命令を用いて入出力装置4-iを制御し、その結果を信号線142を介して要求回路13に格納し、要求回路13から信号線131を介してチャネル装置2に送出する。

チャネル装置2では要求回路13から送られてきた情報により次のチャネルプログラム31を読出してその指示命令を生成し、上述の動作と同様に、入出力装置制御回路14においてその指示命令を用いた入出力装置4-iの制御が行われる。

入出力装置4-iにおいてチャネル装置2に対す

る処理要求が生じると、入出力装置4-iは自装置の入出力装置番号と処理要求とを入出力装置制御回路14に送出する。

入出力装置制御回路14では入出力装置4-iから入出力装置番号と処理要求とを受取ると、入出力装置番号を信号線141を介して連想記憶回路11に送出し、処理要求を信号線142を介して要求回路13にセットする。

連想記憶回路11では入出力装置制御回路14から入出力装置番号を受取ると、その入出力装置番号に対応する論理チャネル番号を信号線111を介して要求回路13に出力する。

要求回路13は入出力装置制御回路14から受取った処理要求と、連想記憶回路11から受取った論理チャネル番号とを信号線131を介してチャネル装置2に送出する。

チャネル装置2では要求回路13から送られてきた処理要求と論理チャネル番号とにより、入出力装置4-iから要求された処理の実行を開始することができる。すなわち、チャネル装置2では入

出力制御装置1から送られてきた論理チャネル番号により、主記憶3をアクセスして論理チャネル番号を求めることなく、直ちに処理の実行を開始することができる。

このように、入出力装置4-iにおいてチャネル装置2に対する処理要求が生じたときに、入出力装置4-iから送られたきた入出力装置番号に対応する論理チャネル番号を連想記憶回路11から読出して、その論理チャネル番号と処理要求とをチャネル装置2に送出するようにすることによって、入出力装置4-iから処理要求が送られてくるたびに論理チャネル番号を得るためにチャネル装置2から主記憶3にアクセスする必要がなくなるので、チャネル装置2における入出力装置4-iからの処理要求の実行を迅速に開始させることができる。

また、論理チャネル番号を入出力制御装置1の連想記憶回路11に格納しておくので、チャネル装置2においては入出力装置番号を論理チャネル番号に高速に変換する変換回路は不必要となり、チャネル装置2を高価なものにすることなく、高

速に処理を開始することができる。

さらに、入出力制御装置1からチャネル装置2に論理チャネル番号が送出されるので、入出力装置番号を論理チャネル番号に高速に変換するためインタフェースの処理動作を高速にする必要もなくなるので、チャネル装置2と入出力制御装置1との間の距離が制約されることもない。

尚、本発明の一実施例では最初の入出力装置4-iからチャネル装置2に対する処理要求が生じたときにチャネル装置2により主記憶3にアクセスして得られた論理チャネル番号が連想記憶回路11にセットされるようになっているが、この論理チャネル番号を予め連想記憶回路11にセットしておいてもよく、これに限定されない。

発明の効果

以上説明したように本発明によれば、入出力装置からチャネル装置への処理要求が生じたときにその入出力装置の入出力装置番号に対応する論理チャネル番号を予め格納しておき、処理要求のチャネル装置への送出とともに、格納された論理チャ

第1図

ヤネル番号をチャネル装置に送出するようにすることによって、チャネル装置を高価なものにすることなく、かつチャネル装置と入出力装置との間の距離が制約されることなく、チャネル装置における入出力装置からの処理要求の実行を迅速に開始させることができるという効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例の構成を示すブロック図である。

主要部分の符号の説明

- 1 …… 入出力制御装置
- 2 …… チャネル装置
- 4-1 ~ 4-n …… 入出力装置
- 11 …… 連想記憶回路
- 13 …… 要求回路
- 14 …… 入出力装置制御回路

出願人 日本電気株式会社
代理人 弁理士 柳川 信

